

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-215370

(43)Date of publication of application : 10.08.2001

(51)Int.Cl. G02B 6/42  
G02B 6/24  
H01L 31/0232  
H01L 33/00  
H01S 5/022

(21)Application number : 2000-030206 (71)Applicant : KYOCERA CORP

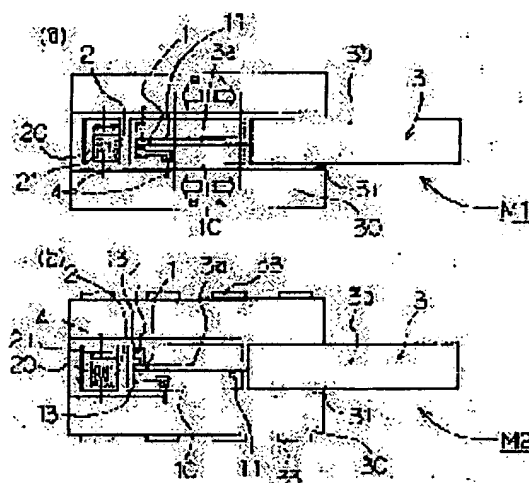
(22)Date of filing : 02.02.2000 (72)Inventor : TAKEMURA KOJI

## (54) OPTICAL MODULE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an optical module that is capable of miniaturization, that is excellent in productivity and inspectability, and that is suitable for an optical transmitting and receiving module adaptable to the future high frequency processing.

**SOLUTION:** The optical module M1 is such that, in a groove 31 formed on an arraying substrate 30, there are arranged a non-aligning mounting substrate 10 on which a light emitting element 1 and an optical fiber 3a to be optically connected to the light emitting element 1 at one end are disposed, a ferrule 3b for holding the other end of the optical fiber 3a, and a chip carrier 20 on which a light receiving element 2 is disposed for the purpose of monitoring the outgoing beam of the light emitting element 1.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

**BEST AVAILABLE COPY**

rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-215370

(P2001-215370A)

(43) 公開日 平成13年8月10日 (2001.8.10)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
G 0 2 B 6/42		C 0 2 B 6/42	2 H 0 3 6
	6/24		2 H 0 3 7
H 0 1 L 31/0232		H 0 1 L 33/00	M 5 F 0 4 1
	33/00	H 0 1 S 5/022	5 F 0 7 3
H 0 1 S 5/022		H 0 1 L 31/02	C 5 F 0 8 8
審査請求 未請求 請求項の数 3 O L (全 6 頁)			

(21) 出願番号 特願2000-30206(P2000-30206)

(22) 出願日 平成12年2月2日 (2000.2.2)

(71) 出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田烏羽殿町6番地

(72) 発明者 竹村 浩二

京都府相楽郡精華町光台3丁目5番地 京セラ株式会社中央研究所内

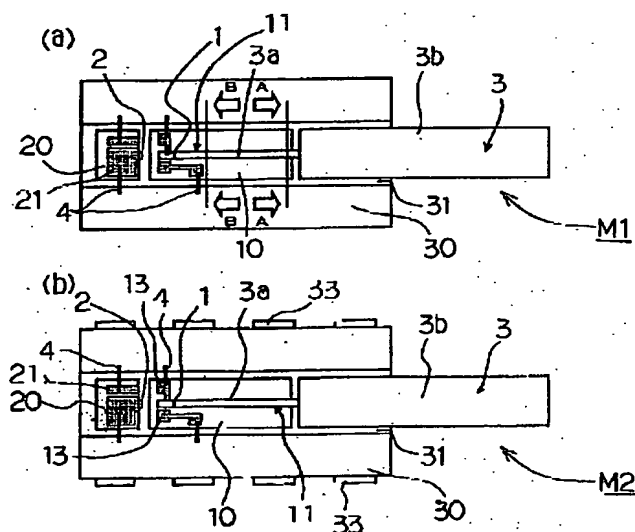
最終頁に続く

(54) 【発明の名称】 光モジュール

## (57) 【要約】

【課題】 小型化が可能で、生産性、検査性に優れ、さらに将来の高周波化に対応可能な光送信モジュールに好適な光モジュールを提供すること。

【解決手段】 整列用基板30に形成した溝31内に、発光素子1及び発光素子1に一端部を光接続させる光ファイバ3aを配設した無調芯実装基板10と、光ファイバ3aの他端部を保持するフェルール3bと、発光素子1の出射光をモニターするための受光素子2を配設したチップキャリア20とを配設して成る光モジュールM1とする。



## 【特許請求の範囲】

【請求項1】 整列用基板に形成した溝内に、発光素子及び該発光素子に一端部を光接続させる光ファイバを配設した無調芯実装基板と、前記光ファイバの他端部側を保持するフェルールと、前記発光素子の出射光をモニターするための受光素子を配設したチップキャリアとを配設して成る光モジュール。

【請求項2】 前記整列用基板及び無調芯実装基板が異方性エッチング可能な材料で構成され、かつ前記整列用基板の溝及び前記無調芯実装基板の溝配設面が異方性エッチングより形成されていることを特徴とする請求項1に記載の光モジュール。

【請求項3】 前記整列用基板に、前記発光素子及び受光素子に電氣的に接続される外部電極が形成されていることを特徴とする請求項1に記載の光モジュール。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、光通信システム、光計測器、光ファイバセンサ等に用いられる光モジュールに関する。特に小型化が可能で、生産性に優れ、さらに高周波化に対応可能で送受信光モジュールに好適な光モジュールに関する。

## 【0002】

【従来の技術】近年、光通信システム等に用いられる光モジュールにおいては、小型、薄型、低コスト化を目的とした、高精度シリコンプラットフォームを用いた無調芯実装技術、いわゆるパッシブアライメント技術が注目されている。特に、このパッシブアライメント技術を用いた、電子部品並の半田リフローを可能とする表面実装型光モジュールは、ボード実装までの工程を効率的に行なえる光モジュールとして特に注目されている。

【0003】図4に、このような従来の表面実装型光モジュールJ1の構造を示す。セラミック等で作製された表面実装型のパッケージ40に、レーザーダイオードである発光素子1を実装したシリコンプラットフォーム（無調芯実装基板）10を搭載し、ファイバスタブ3を構成する（裸）光ファイバ3aと発光素子1がパッシブアライメントで実装されている。すなわち、予め光ファイバ3aのコア中心軸と、発光素子1の活性層中心軸が一致するように設計された、光ファイバ搭載用V溝と発光素子搭載用電極（または、位置決め用マーカー）が高精度に作製された無調芯実装基板10上に、各々光ファイバ3aと発光素子1を搭載するだけで、両者の位置決めがなされる。発光素子1からの後方光出力をモニターするためのモニター用フォトダイオードの受光素子2は別体のチップキャリア20上に実装され、さらにパッケージ40上に調芯の上固定されている。なお、図中3bはファイバスタブ3を構成するフェルールであり、光ファイバ3aを保持している。

【0004】また、図5（a）に示すように、さらなる

低コスト化のために、パッケージを前述の表面実装型パッケージを用いずに、無調芯実装基板50上に発光素子1やモニター受光素子2、ファイバスタブ等の全ての部品を実装し、樹脂で一括トランスファーモールドする光モジュールJ2が提案されている。

【0005】このような光モジュールJ2において、モールド時や実装後の長期信頼性を確保するために、図5（c）に示すように、ファイバスタブ3の外径を保持するための深いV溝51と、図5（b）に示すように、光ファイバ3aを保持するための浅いV溝52をともにシリコンプラットフォーム上に作製し、搭載する構造が好ましいとされている（特開平11-326713号公報を参照）。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記光モジュールの構成では、以下のような問題が生ずる。まず、図4の光モジュールJ1では、パッケージ40の構成が複雑になるだけでなく、パッケージ40の作製精度が十分でないため、ファイバスタブ3の光ファイバ3aにマイクロベンド（微小な屈曲）が生じたり、チップキャリア20上にモニター受光素子2を別途搭載しているため、モニター受光素子2を調芯しなければならないという問題点を有する。

【0007】また、図5の光モジュールJ2では、光ファイバ3aとフェルール3bを同時に無調芯実装基板50上に搭載固定するため、高精度を要求される基板（シリコンプラットフォーム）のチップサイズが大きくなってしまふ。さらに、光半導体素子のバーンインは、一般にシリコンプラットフォーム上に実装した後に行なうため、光半導体素子が不良の場合はシリコンプラットフォーム自身も廃棄されてしまうため、できるだけ低コストでチップサイズの小さいことが、生産性や検査性を考慮した場合に重要となってくる。

【0008】また、モニター受光素子についても、面受光型の受光素子を用いる場合、基板の表面に異方性エッチングでV溝を形成したり、金属の蒸着等を施すことによりミラー部を形成し、このミラー部から反射した光を受光素子で受けるような構成を採らなければならない、非常に複雑な構成になってしまうという問題があった。

【0009】さらに、このような光送信モジュールの高速化（高周波化）が要求される場合、シリコン単結晶基板上に直接に光半導体素子を単純に実装する構成では寄生容量が大きくなり、特に受光素子の良好な受光特性を発揮することができない。そこで本発明は、発光素子や受光素子といった光半導体素子の実装が簡便に行うことができ、しかも小型化に適しさらに高周波化に好適な優れた光モジュールを提供することを目的とする。

## 【0010】

【課題を解決するための手段】上記課題を解決するために、本発明の光モジュールは、整列用基板に形成した溝

内に、発光素子及び該発光素子に一端部を光接続させる光ファイバを配設した無調芯実装基板と、光ファイバの他端部側を保持するフェルールと、発光素子の出射光をモニターするための受光素子を配設したチップキャリアとを、チップキャリアとフェルールとの間に無調芯実装基板が位置するように配設して成る。

【0011】また特に、整列用基板及び無調芯実装基板が異方性エッチング可能な材料で構成され、かつ整列用基板の溝及び無調芯実装基板の溝配設面が異方性エッチングより形成されていることを特徴とする。さらに、整列用基板に、発光素子及び受光素子に電気的に接続される外部電極が形成されていることを特徴とする。

【0012】

【発明の実施の形態】以下、本発明に係る一実施形態を図面を用いて詳細に説明する。図1(a)、(b)に模式的に示す光モジュールM1、M2は、整列用基板30上に形成されたV溝等の溝(凹部)31に、半導体レーザ等の発光素子1及びこの一端部を光接続させる(裸)光ファイバ3aを配設した無調芯実装基板10、発光素子1の後方光出力をモニターする受光素子2をその側面に配設したセラミック等で作製されたチップキャリア20、光ファイバ3aの他端部側を保持するフェルール3b(光)ファイバスタブ3)がそれぞれこの順序で実装、固定されている。なお、図中4は発光素子1や受光素子2に通電するためのボンディングワイヤである。

【0013】なお、光モジュールM2は、整列用基板30に発光素子1及び受光素子2に電気的に接続されるリード端子(外部電極)33が形成されており、この点で光モジュールM1と異なる。

【0014】光軸方向の位置関係及び組立方法については、先ず発光素子1を予め固定、ワイヤリング、バーンイン検査した無調芯実装基板10を整列用基板30の溝31に、マーカ等(図示せず)を用いて固定する。

【0015】次に、ファイバスタブ3の光ファイバ3aの一端部側を、無調芯実装基板10上に形成されたV溝11に、接着剤及びガラス板等の押さえ板(図示せず)などを用いて固定する。また、ファイバスタブ3の外周(フェルール3aの外周)を整列用基板30の溝31に接着固定する。

【0016】最後に受光素子2を予めその側面に実装したチップキャリア20を、整列用基板30の溝31に接着固定する。そして、無調芯実装基板10に形成した電極13及びチップキャリアの電極21と、整列用基板30の電極パターン(図示せず)をワイヤボンディングして、光モジュールM1が完成する。

【0017】図2に、図1の(a)A-A断面図及び(b)B-B断面図を示す。各基板及びチップキャリアの位置関係(高さ及び水平方向)をこの図を用いて説明する。先ず、無調芯実装基板10とチップキャリア20については、発光素子1の後方出力光中心と、モニター

用の受光素子2の受光面中心がほぼ一致する位置にくるように設計されている。

【0018】次に、無調芯実装基板10とファイバスタブ3を構成するフェルール3bは、ファイバスタブ3を構成する光ファイバ3aが、無調芯実装基板10のV溝11に固定され、ファイバスタブ3の外周(フェルール3bの外周)が整列用基板30の溝31に固定された際に、光ファイバ3aに大きなマイクロベンドが生じない位置に設計されている。すなわち、整列用基板30の溝31の斜面32と無調芯実装基板10の溝配設面12が正確に形成されておりこれらの面どうしが正確に合致し、さらに、フェルール3bの外周が整列用基板30の溝31の斜面32に正確な位置に当接されるようにしているのである。後記するように、溝31の斜面及び無調芯実装基板10の溝配設面を異方性エッチングで形成すれば光ファイバ3aのマイクロベンドの防止をよりいっそう好適に行うことができる。

【0019】図3は、無調芯実装基板10の作製方法を説明するための図である。先ず、図3(a)に示すように、基板10'を準備しその表面にV溝及び電極パターンを、裏面に当接用(又は嵌め合わせ用)の斜面を形成するための溝パターンを、両面マスクアライナを用いてパターンニングする。基板材料としては、アルカリ水溶液等による異方性エッチングで高精度な加工が可能で、なおかつ熱放散性に優れた単結晶シリコンを用いるのが有効である。

【0020】次に、図3(b)に示すように、基板10'の裏面をカバーし、公知の半導体製造プロセスを用いて表面のV溝11及び電極パターンを形成し、図3(c)に示すように、表面をカバーし、裏面の溝(溝配設面)12の形成を行なう。この際、溝形成については、基板10'に単結晶シリコンを用いたのであれば、水酸化ナトリウムや水酸化カリウム等のアルカリ水溶液による異方性エッチングを行う。そして、図3(d)に示すように、最後にダイシングにより切断線Dにおいて個々のチップに分断すれば、容易に無調芯実装基板10を作製することができる。

【0021】図1(a)の光モジュールM1においては、整列用基板30として無調芯実装基板10と同じシリコン単結晶基板で形成し、同様の異方性エッチングを行なうことにより、溝31を形成することができる。この際、結晶方位により、無調芯実装基板10の裏面の斜面角度と、整列用基板30の溝31斜面角度が規定されるため、ファイバスタブ3と無調芯実装基板10を高精度に位置決めすることができる。また、整列用基板30において溝31は単純な直線状の凹部となるので、上記の異方性エッチングを用いても良いし、ダイシング等の機械加工を利用することで、さらに効率よく作製することもできる。

【0022】また、光モジュールM1の構成では、整列

用基板30を通常の基板を用いてサブアセンブリとして作製し、しかる後、部品実装部分をポッティングしたり、別途準備したパッケージ内に実装したり、樹脂モールドする等の方法を用いてパッケージングを行なうことになる。

【0023】さらに、図1(b)に示す光モジュールM2では、リード端子(外部電極)33を備えたセラミックパッケージや、ポッティング用セラミックインターポーザ自体を整列用基板30のような溝31を有した構造を採用してもよい。これにより、いっそう光モジュールの構成を簡略にでき、光モジュールの生産性も向上する。

【0024】さらに、図2(b)の断面図で示すように、発光素子1を搭載する無調芯実装基板10や、モニター受光素子2を搭載するセラミックチップキャリアの高さを、整列用基板30の表面と略同一の高さで構成することにより、ボンディングワイヤ4の配線長を短くでき、配線のインダクタンスを低減することができ、高周波化により好適な構成とすることができる。

【0025】

【発明の効果】以上述べたように、本発明の光モジュールによれば、発光素子とファイバスタブの光ファイバを搭載する高精度シリコンプラットフォームなどの無調芯実装基板を非常に小型にできかつ簡便に提供できる。

【0026】また、発光素子のモニター用として使用する受光素子を搭載するチップキャリアについても、例えばセラミックの粉体成形で高精度に所望の形状が形成できるため、非常に容易に作製することが可能となる。従って、発光素子やモニター受光素子自体の実装後のバーンイン試験での歩留まりや実装歩留まりが悪くても、光モジュールとしての生産性に対し大きな影響を与えない。

【0027】さらに、ファイバスタブを含むこれら光部

品を搭載する整列用基板についても、単純なV溝等の溝を形成するのみでよいので生産性を向上させることができる。

【0028】そして、整列用基板をパッケージ材料とすることで、構成をいっそう簡略化することができ、しかも、セラミック製のチップキャリアを用い、なおかつ配線長が短くできる構成であるため、高周波化にも好適に対応できる。

【図面の簡単な説明】

【図1】(a)は本発明の光モジュールの一部又は全ての構成を模式的に示す平面図(上面図)であり、(b)は他の光モジュールを示す平面図(上面図)である。

【図2】(a)は、図1(a)におけるA-A線断面図であり、(b)は、B-B線断面図である。

【図3】本発明の光モジュールを構成する、無調芯実装基板の作製方法の一例を説明するための模式的な断面図である。

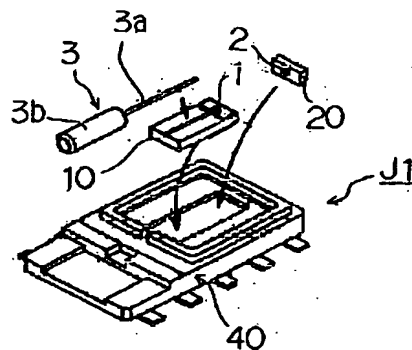
【図4】従来の表面実装型光モジュールの一例を説明するための分解斜視図である。

【図5】(a)は従来の表面実装型光モジュールの一例を説明するための斜視図、(b)は(a)のI-I線断面図、(c)は(a)のII-II線断面図である。

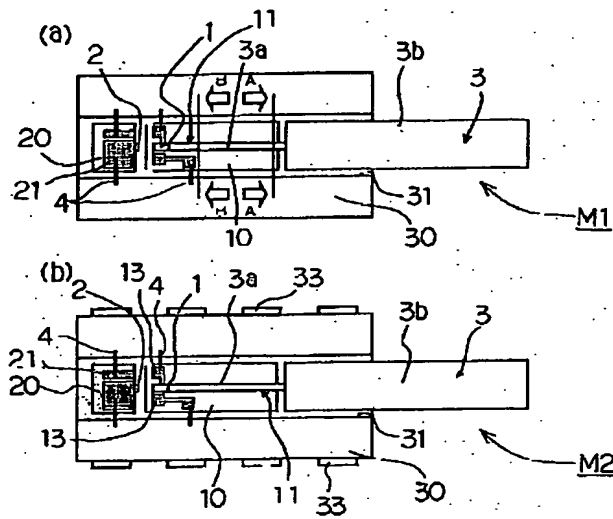
【符号の説明】

- 1：発光素子
- 2：(モニター用)受光素子
- 3：(光)ファイバスタブ
- 3a：(裸)光ファイバ
- 3b：フェルルール
- 10：無調芯実装基板
- 20：チップキャリア
- 30：整列用基板
- 31：溝
- M1, M2：光モジュール

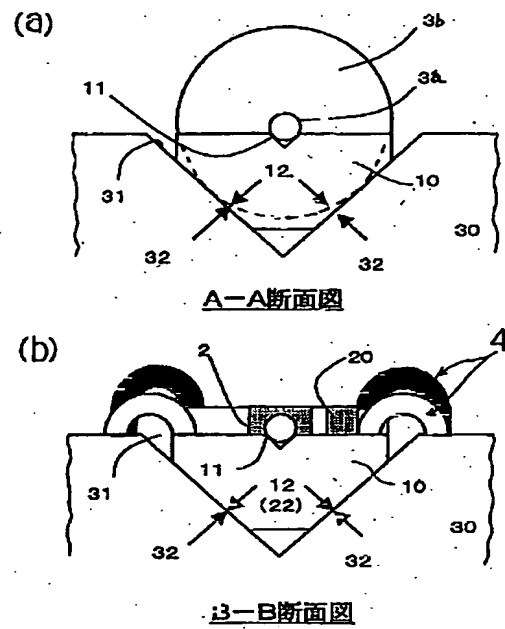
【図4】



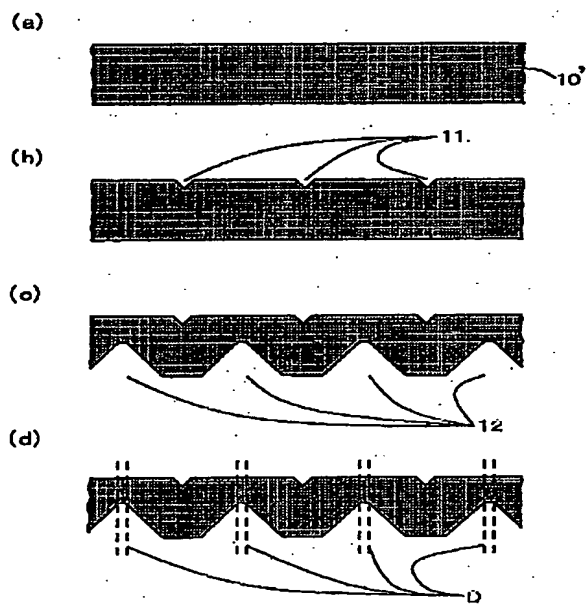
【图1】



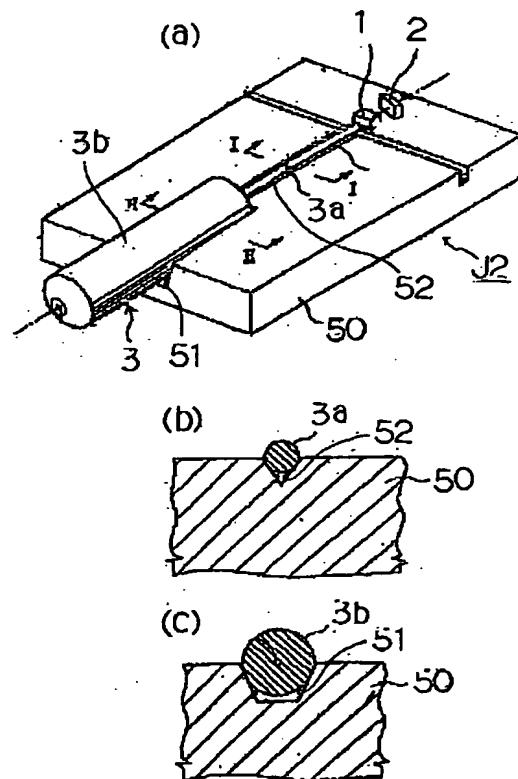
【图2】



【图3】



【图5】



フロントページの続き

Fターム(参考) 2H036 LA03 LA04 LA05 NA01 QA22  
2H037 AA01 BA02 DA03 DA04 DA06  
DA12 DA15 DA16 DA18  
5F041 AA41 AA47 DA07 DA16 DC66  
EE02 EE05 EE08 EE25  
5F073 BA01 EA29 FA05 FA07 FA23  
FA27  
5F088 BA15 BB01 EA09 EA11 JA03  
JA10 JA14



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**